

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-196152

(43)Date of publication of application : 14.07.2000

(51)Int.Cl.

H01L 33/00

(21)Application number : 10-366803

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 24.12.1998

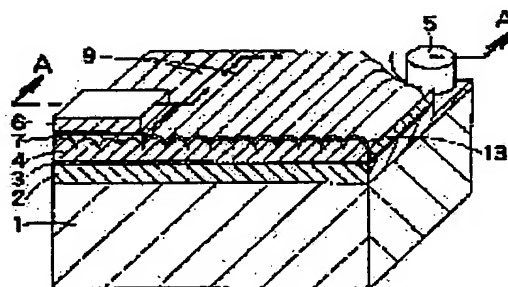
(72)Inventor : OKAZAKI HARUHIKO
NITTA KOICHI
NOZAKI CHIHARU

(54) SEMICONDUCTOR LIGHT EMITTING DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To markedly improve a semiconductor light emitting device in external quantum efficiency, by a method wherein a light takeout plane is turned rugged to be improved in light takeout efficiency so as to more efficiently take out light emitted from a light emitting part.

SOLUTION: Projections 9 formed like semicylindrical lenses are provided on the surface of a P-type GaN layer 4. As mentioned above, in a light emitting device where the P-type GaN layer 4 is turned rugged, light obliquely incident on a light takeout plane is capable of passing through the light takeout plane corresponding to an angle which incident light makes with the rugged surface. Even the totally reflected light is repeatedly reflected, and when it is incident on the surface of the rugged part at a normal angle smaller than a critical angle, it is capable of passing through the light takeout plane. As a result, a semiconductor light emitting device can be markedly improved in efficiency to take out light emitted from an active layer 3, that is, in external quantum efficiency.



LEGAL STATUS

[Date of request for examination]

06.06.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The semiconductor light emitting device which is a semiconductor light emitting device equipped with the light-emitting part which consists of a nitride system semiconductor, and is characterized by preparing irregularity in the optical ejection side so that the ejection efficiency to the exterior of the light emitted from the aforementioned light-emitting part may be improved.

[Claim 2] The aforementioned irregularity is a semiconductor light emitting device according to claim 1 characterized by preparing the translucency electrode in the front face of the aforementioned nitride system semiconductor in which it was prepared in the front face of a nitride system semiconductor, and the aforementioned irregularity was prepared further.

[Claim 3] It is the semiconductor light emitting device according to claim 1 which the aforementioned semiconductor light emitting device is equipped with the translucency electrode prepared on the nitride system semiconductor which has a flat front face, and is characterized by preparing the aforementioned irregularity in the front face of the aforementioned translucency electrode.

[Claim 4] It is the semiconductor light emitting device according to claim 1 which the aforementioned semiconductor light emitting device is equipped with the translucency electrode prepared on the nitride system semiconductor which has a flat front face, and the optical ejection layer which is prepared on the aforementioned translucency electrode and has a translucency, and is characterized by preparing the aforementioned irregularity in the front face of the aforementioned optical ejection layer.

[Claim 5] The aforementioned nitride system semiconductor under the aforementioned translucency electrode is the semiconductor light emitting device of any one publication of the claim 1-4 characterized by introducing the dopant by high concentration in near the contact surface with the aforementioned translucency electrode layer.

[Claim 6] The aforementioned translucency electrode is the semiconductor light emitting device of any one publication of the claim 1-5 characterized by having the layer which consists of a metal of the thickness 100nm or less which contacted the aforementioned nitride system semiconductor and was prepared.

[Claim 7] The manufacture method of the semiconductor light emitting device characterized by to have the process which forms the nitride system semiconductor which has a light-emitting part, the process which deposit on the front face of the aforementioned nitride system semiconductor the metal layer containing the dopant which raises conductivity, the process which make the aforementioned nitride system semiconductor diffuse the aforementioned dopant, the process which remove the metal layer containing the aforementioned dopant, and the process which form an electrode in the front face of the aforementioned nitride system semiconductor.

[Claim 8] It is the manufacture method of the semiconductor light emitting device according to claim 7 which equips the front face of the aforementioned nitride system semiconductor with the process which forms irregularity further in front of the aforementioned process which deposits the aforementioned metal layer, and is characterized by the aforementioned electrode having a

translucency to the light emitted from the aforementioned light-emitting part.

[Claim 9] The aforementioned metal layer is the manufacture method of the semiconductor light emitting device according to claim 7 or 8 characterized by including the 1st layer which deposited on the front face of the aforementioned nitride system semiconductor, and contained magnesium (Mg), and the 2nd layer which consists of gold (Au) deposited on the 1st layer of the above.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to a semiconductor light emitting device and its manufacture method. In more detail, nitride system semiconductor layers, such as GaN, InGaN, and GaAlN, are the light emitting devices by which the laminating was carried out, and this invention relates to a semiconductor light emitting device with remarkable operating voltage reduction of an element, raise in brightness, improvement in reliability, etc., and its manufacture method.

[0002]

[Description of the Prior Art] By using the nitride system semiconductor represented by the gallium nitride, the light emitting device of a blue and green wavelength range is being put in practical use from ultraviolet radiation.

[0003] here -- this application -- setting -- "a nitride system semiconductor" -- $B_x\text{In}_y\text{Al}_z\text{Ga}$ ($1-x-y-z$) -- N ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) -- the III-V group compound semiconductor expressed with an empirical formula -- containing -- further -- as V group element -- N -- adding -- Lynn -- the mixed crystal containing (P), arsenic (As), etc. shall also be included

[0004] By forming light emitting devices, such as light emitting diode (Light Emitting Diode) and semiconductor laser, using a nitride system semiconductor, luminescence of ultraviolet radiation with the high luminescence intensity which was difficult until now, a blue glow, green light, etc. is being attained. Moreover, a nitride system semiconductor has high crystal-growth temperature, and since it is the material stabilized also under high temperature, application of electronic DEBAISUHE is also expected.

[0005] Hereafter, as an example of the semiconductor light emitting device using the nitride system semiconductor, Light Emitting Diode is mentioned as an example and explained. Drawing 10 is a conceptual diagram showing the cross-section structure of the conventional nitride system semiconductor Light Emitting Diode. That is, the conventional Light Emitting Diode has the composition in which the GaN buffer layer (not shown), the n type GaN layer 102, the InGaN luminous layer 103, and the p type GaN layer 104 grew epitaxially one by one on silicon on sapphire 101. Moreover, etching removal of a part of InGaN luminous layer 103 and p type GaN layer 104 is carried out, and the n type GaN layer 102 is exposed. The p side transparent electrode 113 is formed on the p type GaN layer 103, and the laminating of the insulator layer 107 for current prevention and the p side bonding electrode 106 is carried out to the part. Moreover, the n lateral electrode 105 is formed on the n type GaN layer 102.

[0006] In such structure, the current poured in through the p lateral electrode 106 can be extended by the conductive good transparent electrode 113, from the p type GaN layer 103, current is injected into the n type GaN layer 102, and light is emitted, and the light penetrates a transparent electrode 113 and is taken out out of a chip.

[0007]

[Problem(s) to be Solved by the Invention] However, it had the problem that the conventional nitride system semiconductor light emitting device which was illustrated to drawing 10 had the high contact resistance of the polar zone, and that of the ejection efficiency of light was bad.

[0008] That is, it is difficult for the band gap of GaN to a 3.4eV and thus sake to consider ohmic contact as an electrode. While the contact resistance of the polar zone becomes high and the operating voltage of an element becomes high as the result, the problem of being large also produces generation of heat.

[0009] Moreover, 2.67 and since the refractive index of GaN is large, its critical angle of refraction is very as small as 21.9 degrees. That is, the light which carried out incidence at the larger angle than this critical angle of refraction cannot be taken out besides a Light Emitting Diode chip, in view of the normal of an optical outgoing radiation side. Even if it forms AR (anti-reflection : acid resisting) film on the surface of a chip, this critical angle does not change. For this reason, it was difficult to improve an external quantum efficiency and to obtain bigger luminescence power.

[0010] Here, this problem is improvable if the front face of the p type GaN layer which is an optical ejection side is processed in the shape of tothing. However, in order to form the shape of tothing, a certain amount of [a p type GaN layer] thickness is needed. And when it was going to form the thick p type GaN layer, doping a high-concentration impurity in order to reduce contact resistance with an electrode, the new problem that the field dry area on the front face of a crystal occurred had arisen.

[0011] this invention is made based on recognition of these various technical problems. That is, the purpose is to offer the semiconductor light emitting device which can improve the ejection efficiency of light dramatically, and its manufacture method while securing the ohmic contact to an electrode.

[0012]

[Means for Solving the Problem] Since the above-mentioned purpose is attained, the semiconductor light emitting device of this invention is a semiconductor light emitting device equipped with the light-emitting part which consists of a nitride system semiconductor, can be characterized by preparing irregularity in the optical ejection side so that the ejection efficiency to the exterior of the light emitted from the aforementioned light-emitting part may be improved, and can improve an external quantum efficiency sharply.

[0013] Here, the aforementioned irregularity is characterized by preparing the translucency electrode in the front face of the aforementioned nitride system semiconductor in which it was prepared in the front face of a nitride system semiconductor, and the aforementioned irregularity was prepared further as a gestalt of desirable operation of this invention.

[0014] Or the aforementioned semiconductor light emitting device is equipped with the translucency electrode prepared on the nitride system semiconductor which has a flat front face, and the aforementioned irregularity is characterized by being prepared in the front face of the aforementioned translucency electrode.

[0015] Or the aforementioned semiconductor light emitting device is equipped with the translucency electrode prepared on the nitride system semiconductor which has a flat front face, and the optical ejection layer which is prepared on the aforementioned translucency electrode and has a translucency, and the aforementioned irregularity is characterized by being prepared in the front face of the aforementioned optical ejection layer.

[0016] Moreover, in near the contact surface with the aforementioned translucency electrode layer, a dopant is introduced by high concentration and the aforementioned nitride system semiconductor under the aforementioned translucency electrode can reduce contact resistance sharply.

[0017] Moreover, the aforementioned translucency electrode has the layer which consists of a metal of the thickness 100nm or less which contacted the aforementioned nitride system semiconductor and was prepared, can improve the bond strength of ITO deposited on it, and can lower contact resistance. As this metal layer, it is desirable to use nickel or Pt.

[0018] On the other hand, the manufacture method of the semiconductor light emitting device of this invention The process which forms the nitride system semiconductor which has a light-emitting part, and the process which deposits on the front face of the aforementioned nitride system semiconductor the metal layer containing the dopant which raises conductivity, It can be characterized by having the process which makes the aforementioned nitride system

semiconductor diffuse the aforementioned dopant, the process which removes the metal layer containing the aforementioned dopant, and the process which forms an electrode in the front face of the aforementioned nitride system semiconductor, and the contact resistance of an electrode can be reduced sharply.

[0019] Here, the front face of the aforementioned nitride system semiconductor is further equipped with the process which forms irregularity in front of the aforementioned process which deposits the aforementioned metal layer, and the aforementioned electrode can be characterized by having a translucency to the light emitted from the aforementioned light-emitting part, and can improve the ejection efficiency of light sharply.

[0020] Moreover, if the 1st layer which deposited on the front face of the aforementioned nitride system semiconductor, and contained magnesium (Mg) as the aforementioned metal layer, and the 2nd layer which consists of gold (Au) deposited on the 1st layer of the above shall be included, contact resistance can be reduced effectively.

[0021]

[Embodiments of the Invention] The gestalt of operation of this invention is explained referring to a drawing below. Drawing 1 is a tropia conceptual diagram showing the semiconductor light emitting device of this invention. That is, the semiconductor light emitting device of this drawing has the structure where the laminating of a GaN buffer layer (not shown), the n type GaN layer 2, the InGaN luminous layer 3, and the p type GaN layer 4 was carried out one by one on silicon on sapphire 1. Moreover, etching removal of the InGaN luminous layer 3 and the p type GaN layer 4 is carried out alternatively, and the n type GaN layer 2 is exposed. On the p type GaN layer 4, the insulator layer 7 for current prevention is formed in part. And the p side transparent electrode 13 is formed on the p type GaN layer 4 and an insulator layer 7, and the laminating of the bonding pad 6 by the side of p is alternatively carried out on it. Moreover, the n lateral electrode 5 is formed on the n type GaN layer 2.

[0022] One of the characteristic points of this invention is in the point that irregularity-like processing is given to the front face of the p type GaN layer 4. That is, in the illustrated example, two or more cylindrical-lens-like heights 9 are formed in the front face of the p type GaN layer 4. By processing the front face of the p type GaN layer 4 in this way, the ejection efficiency of the light emitted from the barrier layer 3 is improvable.

[0023] That is, total reflection of the light which carried out incidence aslant at the larger normal angle than a critical angle to the ejection side among the light emitted from the barrier layer 3 as the ejection side of light is a flat surface like the conventional example shown in drawing 10 is carried out. On the other hand, in the light emitting device of this invention, it can be passed now also through the light which carried out incidence aslant to the optical ejection side outside according to an angle with the concavo-convex side which carried out incidence. Moreover, when the light by which total reflection was carried out also repeats reflection in a concavo-convex side and it carries out incidence to the front face of the concavo-convex section at a normal angle smaller than a critical angle in the process, it can pass outside.

[0024] That is, in the case of a concavo-convex field, compared with the case of the optical ejection side of the conventional plane, the probability which carries out incidence on the normal square smaller than 21.9 degrees which is a critical angle increases rapidly. The efficiency which can take out outside the light emitted from the barrier layer 3 as the result, i.e., an external quantum efficiency, is sharply improvable.

[0025] Moreover, in this operation gestalt, the height of the front face of the p type GaN layer 4 acts also as two or more cylindrical lenses or rod lenses. therefore, the line of the barrier layer of the lower part of these heights -- it is condensed by each cylindrical lens and the light emitted from the portion is emitted as two or more linear beams

[0026] On the other hand, another focus of the semiconductor light emitting device by this invention is that magnesium (Mg) contains by high concentration near the front face of the p type GaN layer 4. That is, after heat-treating by having once deposited the metal layer containing magnesium on the front face of the p type GaN layer 4 in the manufacturing process of an element in this invention and making the surface layer of the GaN layer 4 diffuse magnesium so that it may explain in full detail behind, the metal layer is removed and the p side

transparent electrode 13 is formed. According to such a peculiar process, the carrier concentration near the front face of the p type GaN layer 4 is raised, and the ohmic contact to a transparent electrode 13 can be secured. As the result, the operating voltage of an element can be reduced and many properties can be improved.

[0027] Furthermore, the "field dry area" of the p type GaN layer 4 is also avoidable by doping magnesium to the surface layer of the p type GaN layer 4 in this way at high concentration. That is, in this invention, in order to prepare irregularity in the front face of the p type GaN layer 4, it is necessary to form the GaN layer 4 somewhat thickly. However, there was a problem that a "field dry area" would generate the GaN layer 4 if it grows up thickly, doping p type dopant by high concentration, in order to secure the ohmic contact to p lateral electrode. If such a "field dry area" occurs, after processing irregularity like this invention, the quality of the crystal of the front face will not be good, and many properties will fall.

[0028] On the other hand, according to this invention, since magnesium is introduced after growth, on the occasion of growth of the p type GaN layer 4, it is not necessary to make doping concentration so high. Therefore, it becomes possible to grow up the GaN layer 4 thickly, without causing a "field dry area."

[0029] Next, the example of the manufacture method of the light emitting device of this invention is explained.

[0030] Drawing 2 and drawing 3 are the outline process cross sections showing the important section manufacture method of the light emitting device of this invention. That is, these drawings are outline cross sections showing a part of cross section cut by the A-A line shown in drawing 1.

[0031] First, as expressed to this drawing (a), the crystal growth of the GaN buffer layer which is not illustrated on silicon on sapphire 1, the n type GaN layer 2, the InGaN luminous layer 3, and the p type GaN layer 4 is carried out one by one. As a crystal-growth method, methods, such as the MOCVD (metal-organic chemical vapor deposition) method, hydride CVD, or MBE (molecularbeam epitaxy), can be mentioned, for example.

[0032] Next, a resist pattern is formed as expressed to drawing 2 (b). Specifically, a resist is applied to the front face of the p type GaN layer 4, patterning is carried out by the PEP (photo-engraving process) method, and the resist pattern 30 of two or more shape of an parallel stripe is formed. As for the concrete size of a resist pattern, it is desirable to determine suitably according to the distance from a barrier layer 3 to an optical ejection side, the optical intensity distribution demanded in the optical system with which a light emitting device is used. Specifically, the width of face and the interval of a stripe of a resist pattern can be made into about several microns, respectively.

[0033] Next, as expressed to drawing 2 (c), the configuration of the resist pattern 30 is processed. A stripe-like resist is softened and the cross section is made to specifically deform into semicircle-like a "boiled-fish-paste configuration" by heat-treating.

[0034] Next, as expressed to drawing 2 (d), the configuration of the resist pattern 30 is imprinted in the p type GaN layer 4. Specifically, it *****s by methods, such as the upper shell RIE (reactiveion etching) of the resist pattern 30, and ion milling (ion milling). Then, in the resist pattern 30, it *****s one by one and the p type GaN layer 4 under it also *****s one by one further. Thus, the irregularity similar to the cross-section configuration of the resist pattern 30 can be formed in the front face of the p type GaN layer 4.

[0035] Here, the relation between the cross-section configuration of the resist pattern 30 and the cross-section configuration of the surface irregularity of the p type GaN layer 4 after processing is determined by the ratio of an etch rate. That is, to the etch rate of the resist pattern 30, when the etch rate of the p type GaN layer 4 is quicker, the irregularity of the p type GaN layer 4 is emphasized rather than a resist pattern. On the other hand, to the etch rate of the resist pattern 30, when the etch rate of the p type GaN layer 4 is slower, the irregularity of the p type GaN layer 4 is eased rather than a resist pattern. Therefore, the irregularity of the p type GaN layer 4 is controllable by adjusting suitably the cross-section configuration and etch selectivity of the resist pattern 30.

[0036] Next, as expressed to drawing 3 (a), it heat-treats by carrying out the vacuum

evaporation of the Mg (magnesium) layer 40 and the Au (gold) layer 42 to the whole front face of the p type GaN layer 4 which processed the shape of tooth one by one first. Here, the thickness of the Mg layer 40 can set thickness of 10nm and the Au layer 42 to 100nm. Moreover, a good result is obtained by making temperature of heat treatment into 300 degrees C or more. For example, it is effective to give 20-second room [about] flash plate annealing at 750 degrees C. According to this process, Mg is spread in the surface layer of the GaN layer 4, and can make surface carrier concentration high enough. Here, the Au (gold) layer 42 acts as the so-called "cap layer." That is, from forming the Au layer 42 on the Mg layer 40, the Mg layer 40 can be protected, it can prevent that Mg evaporates in the case of heat treatment, and diffusion of Mg to the GaN layer 4 can be promoted. Moreover, heat treatment performed here acts also on mitigating the damage given to the semiconductor layer by dry processes, such as RIE and ion milling, and recovering crystallinity.

[0037] Here, you may carry out the laminating of Mg layer and the In (indium) layer instead of depositing the laminated structure of Mg layer and Au layer. Or you may carry out the laminating of Mg layer, In layer, and the Au layer. Furthermore, you may deposit the alloy layer of Au or In which made either contain Mg at least. If In is used, In will also be diffused near the front face of the GaN layer 4 with Mg, and the thin layer of InGaN will be locally formed in it. Since the band gap is small as compared with GaN, InGaN can carry out fitness of the ohmic contact to p lateral electrode further.

[0038] Moreover, as a p type dopant, it is thought besides Mg that various kinds of II group elements can be used. For example, a good result may be obtained even if it uses Be (beryllium), Hg (mercury), Zn (zinc), Cd (cadmium), etc. Furthermore, as a p type dopant, various kinds of material, such as C (carbon), can be used.

[0039] Next, as expressed to drawing 3 (b), etching removes the Mg layer 40 and the Au layer 42 which were deposited. By this state, the front face of the p type GaN layer 4 is doped by concentration with expensive Mg. Thus, by removing the Mg layer 40 and the Au layer 42, "peeling" of the electrode formed next is cancelable. That is, according to experiment examination of this invention person, when Mg layer intervened between the p type GaN layer 4 and p lateral electrode, the inclination for p lateral electrode to become easy to exfoliate was accepted. On the other hand, according to this invention, ablation of p lateral electrode is cancelable by removing the Mg layer 40. Simultaneously, by removing these metal layers, the transparency of an optical ejection side can be secured and luminescence intensity can also be improved.

[0040] Next, as expressed to drawing 3 (c), the n lateral electrode 5 is formed. Specifically, first, the p type GaN layer 4 and a barrier layer 3 are *****ed partially, and the n type GaN layer 2 is exposed. And SiO₂ film 7 is deposited by heat CVD, and patterning is carried out using the PEP method. Furthermore, n type electrode 5 is formed by carrying out the vacuum evaporation of Ti layer 5a and the Au layer 5b on the n type GaN layer 2 exposed by etching, carrying out patterning by the lift off, and giving 20-second room [about] flash plate annealing at 800 degrees C.

[0041] Next, as expressed to drawing 3 (d), the p lateral electrode 13 is formed. Specifically, patterning of the SiO₂ film 7 of the front face of the p type GaN layer 4 is carried out by the PEP method, and it is removed partially. And on the p type GaN layer 4 by which concavo-convex processing was carried out, with a thickness of 5nm nickel (nickel) layer 13a is deposited by the vacuum deposition method as a transparent metal electrode, and ITO (indium tin oxide) transparent-electrode 13b is further formed by the spatter. In addition, you may use Pt (platinum) layer instead of nickel (nickel) layer 13a. Thus, if metal layer 13a, such as nickel and Pt, is prepared in the bottom of ITO layer 13b, the bond strength of an ITO layer can be improved and contact resistance can also be reduced further.

[0042] Furthermore, the bonding pad 6 connected with the ITO transparent electrode 13 is formed by depositing gold (Au) etc. and carrying out patterning by the PEP method.

[0043] Here, SiO₂ film 7 left behind to the front face of the p type GaN layer 4 prevents luminescence in the lower part of a bonding pad 6, and has the role which improves luminous efficiency. In addition, as expressed to drawing 3 (c) and (d), SiO₂ film 7 formed after exposing

the n type GaN layer 2 partially is formed also in the mesa side which the side of a luminous layer 3 has exposed, and is formed also in the circumference of p lateral electrode except the lap portions of n lateral-electrode portion, a transparent electrode, and p lateral electrode.

[0044] Drawing 4 is a graphical representation showing the property of the semiconductor light emitting device obtained by doing in this way. That is, in the current-voltage characteristic and this drawing (b), this drawing (a) expresses current-light power characteristics, respectively. Moreover, in these property views, the property of the conventional semiconductor light emitting device expressed to drawing 10 was also shown collectively.

[0045] If the current-voltage characteristic of drawing 4 (a) is seen, in the case of the conventional element, in 3 volts, the operating current is about 1mA, and the standup of the current accompanying an increase for voltage is slow. On the other hand, in the case of the element of this invention, 5mA was obtained in 3 volts, and current has started rapidly with the increase in voltage. The element of this invention was able to have voltage as low as about 3.2 volts in case current value is 3.2mA, and was able to fall operating voltage 10% or more as compared with the conventional element.

[0046] On the other hand, when the luminescence property of drawing 4 (b) is seen, it turns out that the optical output has doubled the element of this invention compared with the former. For example, if the optical output in 20mA of operating currents is seen, with the element of this invention, 0.95mW is obtained to being 0.45mW with the conventional element. Thus, according to this invention, by preparing irregularity in an optical ejection side, the ejection efficiency of light improved and the optical output more than the conventional double precision was obtained.

[0047] Moreover, the luminescence wavelength of the light emitting device of this invention was about 450 nanometers. Furthermore, in the element of this invention, although the morphology of the front face of the p type GaN layer 4 is good and grew comparatively thickly, a "field dry area" did not produce it. Furthermore, the bond strength of the translucency electrode layer 13 formed in the front face of the p type GaN layer 4 is also good, and ablation did not arise.

[0048] As explained in full detail above, according to this invention, the ohmic contact by the side of p was good, the ejection efficiency of light was also high, and it turns out that a semiconductor light emitting device also with good reliability can be offered.

[0049] Next, the modification of this invention is explained.

[0050] Drawing 5 is a conceptual perspective diagram showing the 1st modification of this invention. In this drawing, the same sign is given to the same portion as the portion mentioned above about drawing 1 or drawing 3, and detailed explanation is omitted. In this modification, the height 10 of the shape of the shape not of a semicircle pilaster but a semi-sphere is formed in the front face of the p type GaN layer 4. It is improvable even if it does in this way, the ejection efficiency, i.e., the external quantum efficiency, of light.

[0051] Moreover, the shape of toothing of this example of transformation can be formed like the process mentioned above about drawing 2, and an outline. That is, the height 10 of the shape of a semi-sphere which was expressed to drawing 5 can be formed by *****ing, after making a circular pattern form and carry out heating softening of the resist on the p type GaN layer 4 and considering as a lens configuration.

[0052] Also in this modification, the probability which can take out outside the light emitted from the barrier layer 3 like what was mentioned above about drawing 1, i.e., an external quantum efficiency, is sharply improvable.

[0053] Furthermore, according to this modification, the light by which lower shell discharge of the heights of each semi-sphere-like lens is carried out can be condensed with each semi-sphere-like lens, and it can emit outside.

[0054] Next, the 2nd modification of this invention is explained.

[0055] Drawing 6 is a conceptual perspective diagram showing the 2nd modification of this invention. Also in this drawing, the same sign is given to the same portion as the portion mentioned above about drawing 1 or drawing 3, and detailed explanation is omitted. In this modification, the height 11 of the shape of two or more mesa stripe which is not spherical is formed in the front face of the p type GaN layer 4. It is improvable even if it does in this way, the ejection efficiency, i.e., the external quantum efficiency, of light.

[0056] Moreover, it can form like the process which also mentioned above the shape of toothing of this example of transformation about drawing 2 , and an outline. That is, as expressed to drawing 2 (b), the irregularity of a configuration which was expressed to drawing 6 can be formed by forming a resist in the shape of a stripe on the p type GaN layer 4, and *****ing, without carrying out heating softening.

[0057] Also in this modification, the probability which can take out outside the light emitted from the barrier layer 3 like what was mentioned above about drawing 1 , i.e., an external quantum efficiency, is sharply improvable.

[0058] Furthermore, according to this modification, the softening process of a resist pattern which was mentioned above about drawing 2 (c) is unnecessary, and it also has the advantage that manufacture is easy.

[0059] Next, the 3rd modification of this invention is explained.

[0060] Drawing 7 is a conceptual perspective diagram showing the 3rd modification of this invention. Also in this drawing, the same sign is given to the same portion as the portion mentioned above about drawing 1 or drawing 3 , and detailed explanation is omitted. In this modification, the height 12 of the shape of a single semi-sphere lens is formed in the front face of the p type GaN layer 4. It is improvable even if it does in this way, the ejection efficiency, i.e., the external quantum efficiency, of light.

[0061] It can form like the process which also mentioned above the shape of toothing of this example of transformation about drawing 2 , and an outline. That is, when a resist is formed thickly and carries out heating softening by the circular pattern on the p type GaN layer 4, a lens configuration which was expressed to drawing 7 can be formed by fabricating and *****ing in the configuration of the shape of a single semi-sphere.

[0062] Also in this modification, the probability which can take out outside the light emitted from the barrier layer 3 like what was mentioned above about drawing 1 , i.e., an external quantum efficiency, is sharply improvable.

[0063] Furthermore, according to this modification, by having made the heights of the front face of the p type GaN layer 4 into the shape of a single lens, a condensing high effect is acquired and the joint efficiency to a fiber etc. can be improved.

[0064] Next, the 4th modification of this invention is explained.

[0065] Drawing 8 is a conceptual perspective diagram showing the 4th modification of this invention. Also in this drawing, the same sign is given to the same portion as the portion mentioned above about drawing 1 or drawing 3 , and detailed explanation is omitted. In this modification, the front face of the p type GaN layer 4 is a flat surface, and the front face of the p side transparent electrode 13 deposited on it is processed in the shape of irregularity. Even if it does in this way, the ejection efficiency of light is improvable.

[0066] That is, the refractive index of ITO used abundantly as a transparent electrode 13 is about 2.0, and is near to the refractive index 2.67 of the p type GaN layer 4. Therefore, between the p type GaN layer 4 and a transparent electrode 13, total reflection is hardly produced and it can be passed through light. And the probability which carries out incidence at a normal angle smaller than a critical angle in the concavo-convex field like the case where it mentions above about drawing 1 becomes high, and the light which carried out incidence to the transparent electrode 13 can improve the ejection efficiency of light as the result.

[0067] Furthermore, according to this operation gestalt, since it is not necessary to process the front face of the p type GaN layer 4, the injury which may be produced with processing is cancelable. For example, in order to process the front face of the p type GaN layer 4 in the shape of irregularity, **** and the front face of the p type GaN layer 4 may deteriorate in too much plasma and charged particle, and the problem of the ohmic contact to p lateral electrode deteriorating may arise. On the other hand, according to this operation gestalt, since it is not necessary to process the front face of the p type GaN layer 4, it becomes easy to maintain ohmic contact.

[0068] Moreover, in this modification, since it is not necessary to form irregularity in the front face of the p type GaN layer 4, it is not necessary to grow up the p type GaN layer 4 so thickly.

[0069] The pattern of the irregularity prepared in the front face of a transparent electrode 13 is

not limited to what was illustrated, but a pattern which was illustrated to drawing 1 - drawing 3 can be similarly used for it. Moreover, as for the pattern size, it is desirable to make it larger than the wavelength of the light emitted from a barrier layer 3. That is, in the illustrated example, it is desirable to make the concavo-convex width of face and the concavo-convex height of a stripe larger than about 500 nanometers.

[0070] On the other hand, since transparent electrodes, such as ITO, are difficult to deposit thickly to about several microns, the need of forming the concavo-convex width of face and the concavo-convex height of a stripe in 1 micron or less may produce them. As a method of forming such a detailed pattern, there is the "interference exposing method", for example. This is the method of producing a "interference fringe" by multiplexing, dividing into the 2 flux of lights the laser beam which is the method used in case the diffraction grating (grating) of an OPTO semiconductor device is formed, and is two from which wavelength differs through a one-way mirror, reflecting each flux of light by the total reflection mirror which is in a position symmetrically, respectively, and carrying out incidence to an object. Thus, by the obtained interference fringe, a detailed stripe-like pattern can be formed by exposing a resist.

[0071] As a laser beam, helium-Cd laser (wavelength : 325 nanometers) and Ar laser (wavelength : 351 nanometers) can be used, for example.

[0072] Moreover, an "electron-beam-exposure method" can be mentioned as a method of forming such a detailed pattern. This is the method of forming a predetermined pattern by scanning an electron beam, using as a mask the material which has photosensitivity to an electron ray.

[0073] Next, the 5th modification of this invention is explained.

[0074] Drawing 9 is a conceptual perspective diagram showing the 5th modification of this invention. Also in this drawing, the same sign is given to the same portion as the portion mentioned above about drawing 1 or drawing 3, and detailed explanation is omitted. Also in this modification, the front face of the p type GaN layer 4 is a flat surface, on it, the p side transparent electrode 13 accumulates and the optical ejection layer 20 which has a translucency on it is formed further. And the front face of the optical ejection layer 20 is processed in the shape of irregularity. Even if it does in this way, the ejection efficiency of light is improvable. Moreover, since it is not necessary to form irregularity in the front face of the p type GaN layer 4, in this modification, it is not necessary to prevent the injury accompanying processing and to grow up the p type GaN layer 4 so thickly. In addition, in the case of this modification, the translucency electrode layer 13 and the bonding electrode 6 are connected, and a flow is secured to it.

[0075] It is desirable to have a translucency and to have the p type GaN layer 4 and a near refractive index to the light emitted from a barrier layer 3, as a material of the translucency electrode layer 13 or the optical ejection layer 20. That is, with the p type GaN layer 4, if the refractive index of these layers is near, it can reduce the total reflection of the light between layers, and it can make ejection efficiency of light high. Moreover, if what has conductivity is used as a material of the optical ejection layer 20, it is still better at the point which can extend current.

[0076] As a material of the translucency electrode layer 13, ITO can be mentioned, for example. Moreover, as a material of the optical ejection layer 20, organic materials, such as a resin with near GaN and refractive index, and inorganic material can be used, for example. Since it can form thickly when using resin material, big irregularity can also be formed easily and becomes possible [choosing a concavo-convex configuration and a concavo-convex size arbitrarily]. As a resin material, a polycarbonate can specifically be mentioned. That is, the refractive index of a polycarbonate has GaN and a comparatively near refractive index about by about 1.6.

[0077] Moreover, a silicon nitride (SiNx) can be mentioned as a material of the optical ejection layer 20. That is, the refractive index of a silicon nitride is about 2.0, and can prevent that total reflection of the light emitted from the barrier layer 3 is carried out to the refractive index of GaN between layers since it is near. Moreover, In 2O3 (a refractive index is about 2.0), Nd2O2 (a refractive index is about 2.0), [in addition,] Sb2O3 (a refractive index is about 2.04), ZrO2 (a refractive index is about 2.1), Even if it uses CeO2 (a refractive index is about 2.2), TiO2 (a

refractive index is about 2.2–2.7), ZnS (a refractive index is about 2.35), Bi₂O₃ (a refractive index is about 2.45), etc., a good result can be obtained similarly. Furthermore, as a material of the optical ejection layer 20, you may use the metallic oxide which has conductivity.

[0078] In the above, the gestalt of operation of this invention was explained, referring to an example. However, this invention is not limited to these examples. For example, the shape of toothing prepared in the front face of a GaN layer can consider various configurations, and even if it has regular or the shape of irregularity toothing, it can acquire the same operation effect.

[0079] Moreover, this contractor can change the structure of a light emitting device suitably, and can carry it out similarly. That is, if needed, the laminated structure of an element and composition of material can be optimized, for example, a barrier layer may be made into multiplex quantum well type structure, or a clad layer may be prepared in the upper and lower sides of a barrier layer.

[0080] Moreover, what is used as a substrate cannot be limited to sapphire, in addition can use similarly conductive substrates, such as insulating substrates, such as a spinel, and MgO, ScAlMgO₄, LaSrGaO₄, O (AlTa (LaSr))₃, and SiC, Si, GaAs, GaN, and can acquire each effect. Here, in the case of ScAlMgO₄ substrate, it is desirable to use a field in the case of a field (0001) and O(AlTa (LaSr))₃ substrate (111). Especially about GaN, on silicon on sapphire, it exfoliates from silicon on sapphire and the GaN layer which grew thickly by the hydride vapor growth etc. can be used as a GaN substrate, for example.

[0081] Moreover, when a conductive substrate like GaN is used, n lateral electrode of a light emitting device can also be prepared in the rear-face side of a substrate.

[0082]

[Effect of the Invention] this invention is carried out with a gestalt which was explained above, and does so the effect of explaining below.

[0083] First, according to this invention, in a semiconductor light emitting device, it is sharply improvable by processing the ejection side of light in the shape of irregularity, the ejection efficiency, i.e., the external quantum efficiency, of the light emitted from the barrier layer.

[0084] Moreover, according to this invention, by making p type dopants, such as magnesium (Mg), contain near the front face of a p type GaN layer by high concentration, the ohmic contact to p lateral electrode can be secured, the operating voltage of an element can be reduced, generation of heat can be suppressed, and reliability can also be improved.

[0085] Furthermore, according to this invention, after introducing p type dopants, such as magnesium, ablation of p lateral electrode is cancelable by removing the metal layer from the front face of a p type GaN layer. That is, degradation of the property accompanying ablation of an electrode can be canceled and the reliability of a light emitting device can be raised. Simultaneously, by removing these metal layers, the transparency of an optical ejection side can be secured and luminescence intensity can also be improved.

[0086] Moreover, according to this invention, the "field dry area" of the p type GaN layer 4 is also avoidable by preparing metal layers, such as magnesium, and doping p type dopant to high concentration by diffusion. That is, in order to prepare irregularity in the front face of a p type GaN layer, it is necessary to form a GaN layer somewhat thickly, and p type dopant is doped by high concentration, and there is a problem that a "field dry area" will generate a GaN layer if it grows up thickly. On the other hand, according to this invention, since magnesium is introduced after growth, on the occasion of growth of a p type GaN layer, it is not necessary to make doping concentration so high. Therefore, it becomes possible to grow up the GaN layer 4 thickly, without causing a "field dry area."

[0087] According to this invention, as explained in full detail above, an external quantum efficiency is high, operating voltage is low, and it becomes possible to offer the semiconductor light emitting device by which reliability has also been improved, and the merit on industry is great.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is a conceptual perspective diagram showing the semiconductor light emitting device of this invention.

[Drawing 2] It is an outline process cross section showing the important section manufacture method of the light emitting device of this invention.

[Drawing 3] It is an outline process cross section showing the important section manufacture method of the light emitting device of this invention.

[Drawing 4] It is a graphical representation showing the property of the semiconductor light emitting device of this invention. That is, in the current-voltage characteristic and this drawing (b), this drawing (a) expresses current-light power characteristics, respectively.

[Drawing 5] It is a conceptual perspective diagram showing the 1st modification of this invention.

[Drawing 6] It is a conceptual perspective diagram showing the 2nd modification of this invention.

[Drawing 7] It is a conceptual perspective diagram showing the 3rd modification of this invention.

[Drawing 8] It is a conceptual perspective diagram showing the 4th modification of this invention.

[Drawing 9] It is a conceptual perspective diagram showing the 5th modification of this invention.

[Drawing 10] It is a conceptual diagram showing the cross-section structure of the conventional nitride system semiconductor Light Emitting Diode.

[Description of Notations]

1,101 Silicon on sapphire

2,102 n type GaN layer

3,103 InGaN luminous layer

4,104 p type GaN layer

5,105 n lateral electrode

6,106 Bonding pad

7,107 Current blocking layer

9 Cylindrical Lens

10 Semi-sphere Lens

11 Mesa Strike Life

12 Semi-sphere Lens

13,113 The p side translucency electrode

20 Optical Ejection Layer

40 Magnesium Layer

42 Gold Layer

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

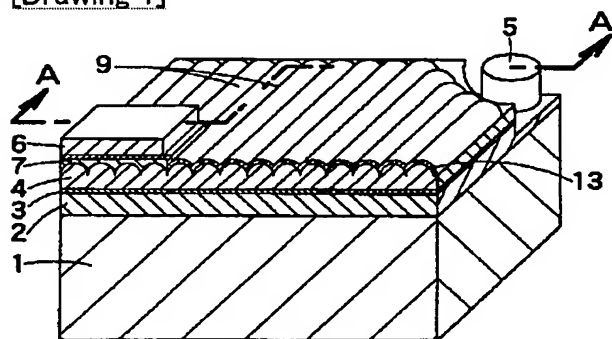
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

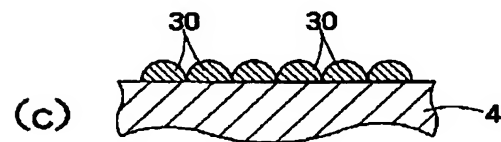
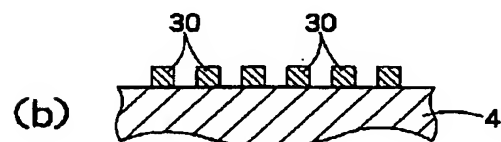
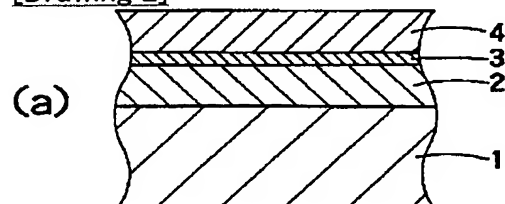
3.In the drawings, any words are not translated.

DRAWINGS

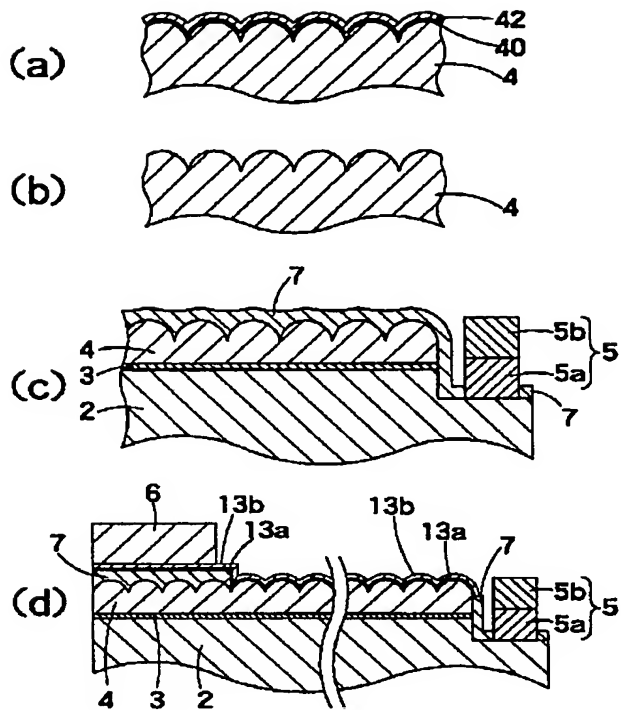
[Drawing 1]



[Drawing 2]

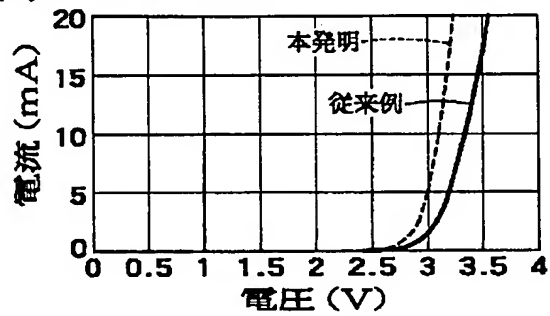


[Drawing 3]

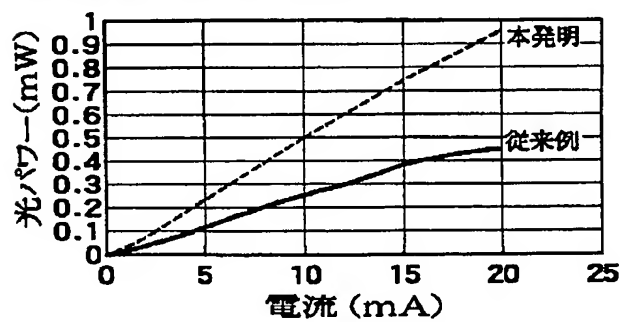


[Drawing 4]

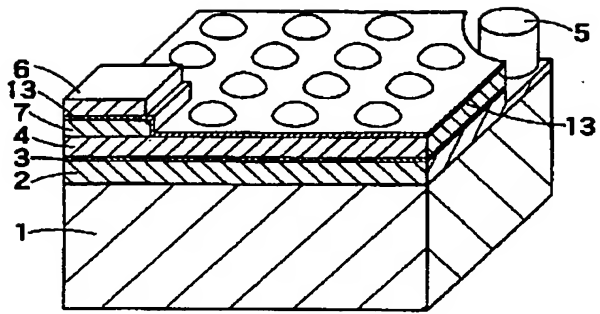
(a) 電流－電圧特性



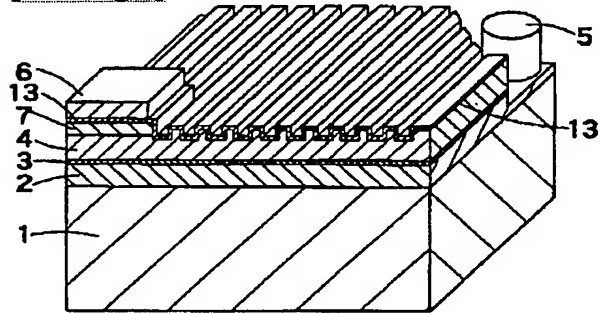
(b) 電流－光パワー特性



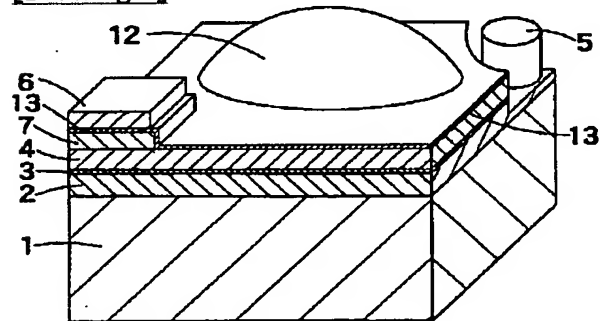
[Drawing 5]



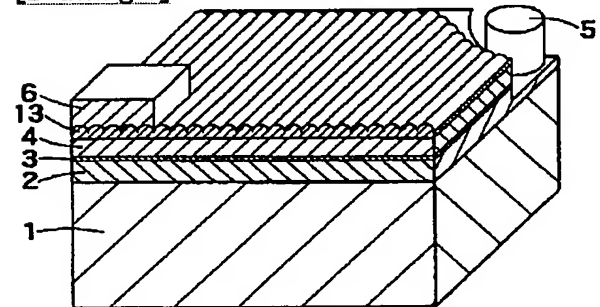
[Drawing 6]



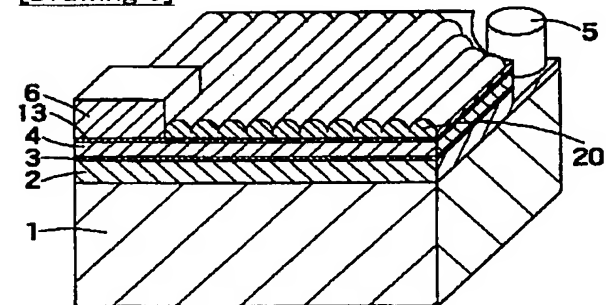
[Drawing 7]



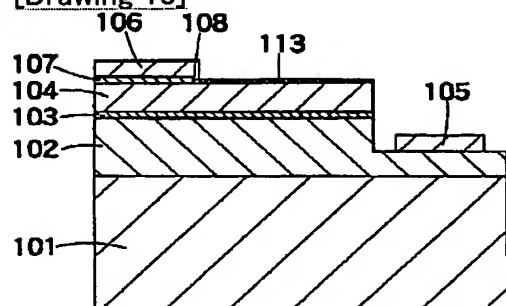
[Drawing 8]



[Drawing 9]



[Drawing 10]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-196152

(P2000-196152A)

(43) 公開日 平成12年7月14日 (2000.7.14)

(51) Int.Cl.⁷

H 0 1 L 33/00

識別記号

F I

H 0 1 L 33/00

テーマコード(参考)

N 5 F 0 4 1

C

審査請求 未請求 請求項の数9 O L (全 10 頁)

(21) 出願番号

特願平10-366803

(22) 出願日

平成10年12月24日 (1998. 12. 24)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 岡崎 治彦

神奈川県川崎市幸区堀川町72番地 株式会社東芝川崎事業所内

(72) 発明者 新田 康一

神奈川県川崎市幸区堀川町72番地 株式会社東芝川崎事業所内

(74) 代理人 100064285

弁理士 佐藤 一雄 (外3名)

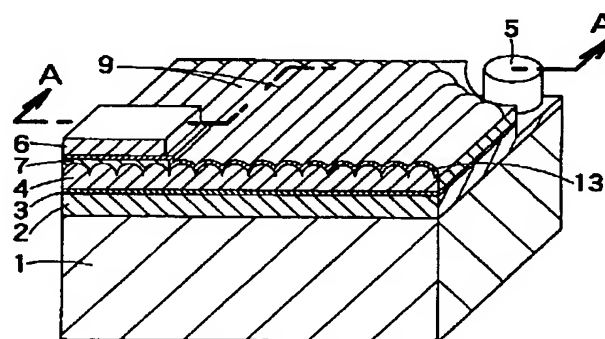
最終頁に続く

(54) 【発明の名称】 半導体発光素子およびその製造方法

(57) 【要約】

【課題】 電極とのオーミック接触を確保すると共に、光の取り出し効率を劇的に改善することができる半導体発光素子及びその製造方法を提供することを目的とする。

【解決手段】 光の取り出し面を凹凸状に加工することにより、活性層から放出された光の取り出し効率すなわち、外部量子効率を大幅に改善することができる。また、p型Ga_{0.5}N_{0.5}層の表面付近にマグネシウム(Mg)などのp型ドーバントを含んだ層を堆積して拡散させ、その層を除去した後にp側電極を形成することにより、p側電極とのオーミック接触を確保し、電極の剥離も防ぎ、信頼性も改善することができる。



【特許請求の範囲】

【請求項1】窒化物系半導体からなる発光部を備えた半導体発光素子であって、前記発光部から放出される光の外部への取り出し効率が改善されるように光取り出し面に凹凸が設けられていることを特徴とする半導体発光素子。

【請求項2】前記凹凸は、窒化物系半導体の表面に設けられ、前記凹凸が設けられた前記窒化物系半導体の表面にはさらに透光性電極が設けられていることを特徴とする請求項1記載の半導体発光素子。

【請求項3】前記半導体発光素子は、平坦な表面を有する窒化物系半導体の上に設けられた透光性電極を備え、前記凹凸は、前記透光性電極の表面に設けられていることを特徴とする請求項1記載の半導体発光素子。

【請求項4】前記半導体発光素子は、平坦な表面を有する窒化物系半導体の上に設けられた透光性電極と、前記透光性電極の上に設けられ透光性を有する光取り出し層と、を備え、前記凹凸は、前記光取り出し層の表面に設けられていることを特徴とする請求項1記載の半導体発光素子。

【請求項5】前記透光性電極の下の前記窒化物系半導体は、前記透光性電極層との接触面の付近において、ドーパントが高い濃度で導入されていることを特徴とする請求項1～4のいずれか1つに記載の半導体発光素子。

【請求項6】前記透光性電極は、前記窒化物系半導体と接触して設けられた100nm以下の層厚の金属からなる層を有することを特徴とする請求項1～5のいずれか1つに記載の半導体発光素子。

【請求項7】発光部を有する窒化物系半導体を形成する工程と、前記窒化物系半導体の表面に導電性を高めるドーパントを含有した金属層を堆積する工程と、前記ドーパントを前記窒化物系半導体に拡散させる工程と、前記ドーパントを含有した金属層を除去する工程と、前記窒化物系半導体の表面に電極を形成する工程と、を備えたことを特徴とする半導体発光素子の製造方法。

【請求項8】前記金属層を堆積する前記工程の前に、前記窒化物系半導体の表面に凹凸を形成する工程をさらに備え、

前記電極は、前記発光部から放出される光に対して透光性を有することを特徴とする請求項7記載の半導体発光素子の製造方法。

【請求項9】前記金属層は、前記窒化物系半導体の表面に堆積されマグネシウム(Mg)を含有した第1の層と、前記第1の層の上に堆積された金(Au)からなる第2の層を含むことを特徴とする請求項7または8に記載の半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体発光素子及びその製造方法に関する。より詳しくは、本発明は、GaN、InGaN、GaAlNなどの窒化物系半導体層が積層された発光素子であって、素子の動作電圧低減、高輝度化、信頼性の向上などが著しい半導体発光素子及びその製造方法に関する。

【0002】

【従来の技術】窒化ガリウムに代表される窒化物系半導体を用いることにより、紫外光から青色、緑色の波長帯の発光素子が実用化されつつある。

【0003】ここで、本願において「窒化物系半導体」とは、 $B_xIn_yAl_zGa_{(1-x-y-z)}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) なる組成式で表されるIII-V族化合物半導体を含み、さらに、V族元素としては、Nに加えてリン(P)や砒素(As)などを含有する混晶も含むものとする。

【0004】窒化物系半導体を用いて発光ダイオード(LED)や半導体レーザなどの発光素子を形成することにより、これまで困難であった発光強度の高い紫外光、青色光、緑色光等の発光が可能となりつつある。また、窒化物系半導体は、結晶成長温度が高く、高温下でも安定した材料であるので電子デバイスへの応用も期待されている。

【0005】以下、窒化物系半導体を用いた半導体発光素子の一例としてLEDを例に挙げて説明する。図10は、従来の窒化物系半導体LEDの断面構造を表す概念図である。すなわち、従来のLEDは、サファイア基板101の上にGaNバッファ層(図示せず)、n型GaN層102、InGaN発光層103、p型GaN層104が順次エピタキシャル成長された構成を有する。また、InGaN発光層103およびp型GaN層104の一部がエッチング除去されて、n型GaN層102が露出されている。p型GaN層103上にはp側透明電極113が形成され、その一部に電流阻止用の絶縁膜107とp側ボンディング電極106が積層されている。また、n型GaN層102の上にはn側電極105が形成されている。

【0006】このような構造においては、p側電極106を介して注入された電流は、導電性の良い透明電極113で広げられ、p型GaN層103からn型GaN層102に電流が注入されて発光し、その光は透明電極113を透過してチップ外に取り出される。

【0007】

【発明が解決しようとする課題】ところが、図10に例示したような従来の窒化物系半導体発光素子は、電極部の接触抵抗が高く、また、光の取り出し効率も悪いという問題を有していた。

【0008】すなわち、GaNのバンドギャップは3.4eVと広いために、電極とオーミック接触をさせることが難しい。その結果として、電極部の接触抵抗が高く

なり、素子の動作電圧が高くなるとともに、発熱も大きいという問題が生ずる。

【0009】また、Ga_{0.67}N_{0.33}の屈折率は2.67と大きいために、臨界屈折角が21.9度と極めて小さい。つまり、光出射面の法線からみて、この臨界屈折角よりも大きい角度で入射した光は、LEDチップの外に取り出せない。チップの表面にAR (anti-reflection: 反射防止) 膜を形成しても、この臨界角は変わらない。このために、外部量子効率を改善してより大きな発光パワーを得ることが困難であった。

【0010】ここで、光取り出し面であるp型Ga_{0.67}N_{0.33}層の表面を凹凸形状に加工すれば、この問題を改善することができる。しかし、凹凸形状を形成するためにはp型Ga_{0.67}N_{0.33}層はある程度の厚さが必要となる。そして、電極との接触抵抗を少しでも低減するために高濃度の不純物をドーピングしつつ、厚いp型Ga_{0.67}N_{0.33}層を形成しようとすると、結晶表面の面荒れが発生するという新たな問題が生じていた。

【0011】本発明は、かかる種々の課題の認識に基づいてなされたものである。すなわち、その目的は、電極とのオーミック接触を確保すると共に、光の取り出し効率を劇的に改善することができる半導体発光素子及びその製造方法を提供することにある。

【0012】

【課題を解決するための手段】上記目的を達成するため、本発明の半導体発光素子は、窒化物系半導体からなる発光部を備えた半導体発光素子であって、前記発光部から放出される光の外部への取り出し効率が改善されるように光取り出し面に凹凸が設けられていることを特徴とし、外部量子効率を大幅に改善することができる。

【0013】ここで、本発明の望ましい実施の形態として、前記凹凸は、窒化物系半導体の表面に設けられ、前記凹凸が設けられた前記窒化物系半導体の表面にはさらに透光性電極が設けられていることを特徴とする。

【0014】または、前記半導体発光素子は、平坦な表面を有する窒化物系半導体の上に設けられた透光性電極を備え、前記凹凸は、前記透光性電極の表面に設けられていることを特徴とする。

【0015】または、前記半導体発光素子は、平坦な表面を有する窒化物系半導体の上に設けられた透光性電極と、前記透光性電極の上に設けられ透光性を有する光取り出し層と、を備え、前記凹凸は、前記光取り出し層の表面に設けられていることを特徴とする。

【0016】また、前記透光性電極の下の前記窒化物系半導体は、前記透光性電極層との接触面の付近において、ドーパントが高い濃度で導入され、接触抵抗を大幅に低下させることができる。

【0017】また、前記透光性電極は、前記窒化物系半導体と接触して設けられた100nm以下の層厚の金属からなる層を有し、その上に堆積するITOの付着強度

を改善し接触抵抗を下げるができる。この金属層としては、NiまたはPtを用いることが望ましい。

【0018】一方、本発明の半導体発光素子の製造方法は、発光部を有する窒化物系半導体を形成する工程と、前記窒化物系半導体の表面に導電性を高めるドーパントを含有した金属層を堆積する工程と、前記ドーパントを前記窒化物系半導体に拡散させる工程と、前記ドーパントを含有した金属層を除去する工程と、前記窒化物系半導体の表面に電極を形成する工程と、を備えたことを特徴とし、電極の接触抵抗を大幅に低下させることができる。

【0019】ここで、前記金属層を堆積する前記工程の前に、前記窒化物系半導体の表面に凹凸を形成する工程をさらに備え、前記電極は、前記発光部から放出される光に対して透光性を有することを特徴とし、光の取り出し効率を大幅に改善することができる。

【0020】また、前記金属層として、前記窒化物系半導体の表面に堆積されマグネシウム(Mg)を含有した第1の層と、前記第1の層の上に堆積された金(Au)からなる第2の層を含むものとする、接触抵抗を効果的に低下させることができる。

【0021】

【発明の実施の形態】以下に図面を参照しつつ、本発明の実施の形態について説明する。図1は、本発明の半導体発光素子を表す斜視概念図である。すなわち、同図の半導体発光素子は、サファイア基板1の上にGa_{0.67}N_{0.33}バッファ層(図示せず)、n型Ga_{0.67}N_{0.33}層2、InGa_{0.67}N_{0.33}発光層3、p型Ga_{0.67}N_{0.33}層4が順次積層された構造を有する。また、InGa_{0.67}N_{0.33}発光層3およびp型Ga_{0.67}N_{0.33}層4は選択的にエッチング除去されて、n型Ga_{0.67}N_{0.33}層2が露出されている。p型Ga_{0.67}N_{0.33}層4の上には、一部に電流阻止用の絶縁膜7が形成されている。そして、p型Ga_{0.67}N_{0.33}層4と絶縁膜7の上には、p側透明電極13が形成され、その上にp側のボンディング・パッド6が選択的に積層されている。また、n型Ga_{0.67}N_{0.33}層2の上にはn側電極5が形成されている。

【0022】本発明の特徴的な点のひとつは、p型Ga_{0.67}N_{0.33}層4の表面に凹凸状の加工が施されている点にある。すなわち、図示した例においては、p型Ga_{0.67}N_{0.33}層4の表面にシリンダリカル・レンズ状の複数の凸部9が形成されている。p型Ga_{0.67}N_{0.33}層4の表面をこのように加工することにより、活性層3から放出された光の取り出し効率を改善することができる。

【0023】すなわち、図10に示した従来例のように光の取り出し面が平面であると、活性層3から放出された光のうちで、取り出し面に対して臨界角よりも大きい法線角度で斜めに入射した光は、全反射される。これに対して、本発明の発光素子においては、光取り出し面に対して斜めに入射した光も、入射した凹凸面との角度に応じて外部に通り返けることができるようになる。ま

10

20

30

40

50

た、全反射された光も、凹凸面において反射を繰り返す、その過程において、臨界角よりも小さい法線角度で凹凸部の表面に入射した時に、外部に通じ抜けることができるようになる。

【0024】つまり、従来の平面状の光取り出し面の場合と比べて、凹凸面の場合には、臨界角である 21.9° よりも小さい法線角度で入射する確率が激増する。その結果として、活性層3から放出された光を外部に取り出すことのできる効率、すなわち外部量子効率を大幅に改善することができる。

【0025】また、本実施形態においては、p型Ga N層4の表面の凸状部は複数のシリンドリカル・レンズあるいはロッドレンズとしても作用する。従って、これらの凸状部の下方の活性層の線状部分から放出された光は、それぞれのシリンドリカル・レンズによって集光され、複数の線状のビームとして放出される。

【0026】一方、本発明による半導体発光素子のもうひとつの特徴点は、p型Ga N層4の表面付近にマグネシウム(Mg)が高い濃度で含有されていることである。すなわち、後に詳述するように、本発明においては、素子の製造工程において、p型Ga N層4の表面にマグネシウムを含む金属層を一旦堆積し、熱処理を施してマグネシウムをGa N層4の表面層に拡散させた後に、その金属層を除去して、p側透明電極13を形成する。このような独特のプロセスによって、p型Ga N層4の表面付近のキャリア濃度を上昇させ、透明電極13とのオーミック接触を確保することができる。その結果として、素子の動作電圧を低減させ、諸特性を改善することができる。

【0027】さらに、このようにマグネシウムをp型Ga N層4の表面層に高濃度にドーピングすることによって、p型Ga N層4の「面荒れ」を回避することもできる。すなわち、本発明においては、p型Ga N層4の表面に凹凸を設けるために、Ga N層4をある程度厚く形成する必要がある。しかし、p側電極とのオーミック接触を確保するためにp型ドーパントを高い濃度でドーピングしつつ、Ga N層4を厚く成長すると「面荒れ」が発生するという問題があった。このような「面荒れ」が発生すると、本発明のような凹凸の加工を施した後も、その表面の結晶の品質は良好でなく、諸特性が低下する。

【0028】これに対して、本発明によれば、成長後にマグネシウムを導入するので、p型Ga N層4の成長に際しては、ドーピング濃度をさほど高くする必要がない。従って、「面荒れ」を招くことなく、Ga N層4を厚く成長することが可能となる。

【0029】次に、本発明の発光素子の製造方法の具体例について説明する。

【0030】図2及び図3は、本発明の発光素子の要部製造方法を表す概略工程断面図である。すなわち、これ

らの図は、図1に示したA-A線で切断した断面の一部を表す概略断面図である。

【0031】まず、同図(a)に表したように、サファイア基板1の上に、図示しないGa Nバッファ層、n型Ga N層2、InGa N発光層3、p型Ga N層4を順次結晶成長する。結晶成長法としては、例えば、MOCVD (metal-organic chemical vapor deposition) 法、ハイドライドCVD法、あるいはMBE (molecular beam epitaxy) などの方法を挙げることができる。

10 【0032】次に、図2(b)に表したように、レジストパターンを形成する。具体的には、p型Ga N層4の表面にレジストを塗布し、PEP (photo-engraving process) 法によりパターンニングして、複数の平行なストライプ状のレジストパターン30を形成する。レジストパターンの具体的な寸法は、活性層3から光取り出し面までの距離や、発光素子が使用される光学系において要求される光強度分布などに応じて適宜決定することが望ましい。具体的には、例えば、レジストパターンのストライプの幅及び間隔をそれぞれ数ミクロン程度とすることが

20 【0033】次に、図2(c)に表したように、レジストパターン30の形状を加工する。具体的には、熱処理を施すことにより、ストライプ状のレジストを軟化させて横断面が半円状の「かまぼこ形状」に変形させる。

【0034】次に、図2(d)に表したように、レジストパターン30の形状をp型Ga N層4に転写する。具体的には、レジストパターン30の上からRIE (reactive ion etching) やイオンミリング (ion milling) 等の方法によりエッチングする。すると、レジストパターン30が順次エッチングされ、さらに、その下のp型Ga N層4も順次エッチングされる。このようにして、p型Ga N層4の表面にレジストパターン30の断面形状に似た凹凸を形成することができる。

【0035】ここで、レジストパターン30の断面形状と、加工後のp型Ga N層4の表面凹凸の断面形状との関係は、エッチング速度の比率によって決定される。すなわち、レジストパターン30のエッチング速度に対して、p型Ga N層4のエッチング速度の方が速い場合には、p型Ga N層4の凹凸は、レジストパターンよりも強調される。一方、レジストパターン30のエッチング速度に対して、p型Ga N層4のエッチング速度の方が遅い場合には、p型Ga N層4の凹凸は、レジストパターンよりも緩和される。従って、p型Ga N層4の凹凸は、レジストパターン30の断面形状とエッチング選択比とを適宜調節することにより制御することができる。

【0036】次に、図3(a)に表したように、まず、凹凸形状を加工したp型Ga N層4の表面全体にMg (マグネシウム) 層40とAu (金) 層42を順次蒸着し、熱処理を施す。ここで、Mg層40の層厚は例えば10nm、Au層42の層厚は例えば100nmとする

ことができる。また、熱処理の温度を、300℃以上とすることにより良好な結果が得られる。例えば、750℃で20秒間程度のフラッシュアニールを施すことが効果的である。この工程により、MgがGa_{0.4}N_{0.6}層4の表面層に拡散して、表面のキャリア濃度を十分に高くすることができる。ここで、Au（金）層42は、いわゆる「キャップ層」として作用する。すなわち、Mg層40の上にAu層42を設けることにより、Mg層40を保護し、熱処理の際にMgが蒸発することを防止して、Ga_{0.4}N_{0.6}層4へのMgの拡散を促進することができる。また、ここで行う熱処理は、RIEやイオン・ミリングなどのドライプロセスにより半導体層に与えられたダメージを軽減して結晶性を回復させることにも作用する。

【0037】ここで、Mg層とAu層の積層構造を堆積する代わりに、Mg層とIn（インジウム）層を積層しても良い。または、Mg層とIn層とAu層を積層しても良い。さらに、AuまたはInの少なくともいずれかにMgを含有させた合金層を堆積しても良い。Inを用いると、Ga_{0.4}N_{0.6}層4の表面付近に、MgとともにInも拡散し、局所的にInGa_{0.4}N_{0.6}の薄層が形成される。InGa_{0.4}N_{0.6}は、Ga_{0.4}N_{0.6}と比較してバンドギャップが小さいため、p側電極とのオーミック接触をさらに良好することができる。

【0038】また、p型のドーパントとしては、Mgの他にも、各種のII族元素を用いることができると考えられる。例えば、Be（ベリリウム）、Hg（水銀）、Zn（亜鉛）、Cd（カドミウム）などを用いても良好な結果が得られる可能性がある。さらに、p型ドーパントとしては、C（炭素）などの各種の材料を用いることができる。

【0039】次に、図3（b）に表したように、蒸着したMg層40とAu層42をエッチングにより除去する。この状態で、p型Ga_{0.4}N_{0.6}層4の表面は、Mgが高い濃度でドーピングされている。このようにMg層40とAu層42を除去することにより、この後に形成する電極の「はがれ」を解消することができる。すなわち、本発明者の実験検討によれば、p型Ga_{0.4}N_{0.6}層4とp側電極との間にMg層が介在すると、p側電極が剥離しやすくなるという傾向が認められた。これに対して、本発明によれば、Mg層40を除去することにより、p側電極の剥離を解消することができる。同時に、これらの金属層を除去することによって、光取り出し面の透明性を確保し、発光強度を改善することもできる。

【0040】次に、図3（c）に表したように、n側電極5を形成する。具体的には、まず、p型Ga_{0.4}N_{0.6}層4と活性層3を部分的にエッチングして、n型Ga_{0.4}N_{0.6}層2を露出させる。そして、熱CVD法によりSiO₂膜7を堆積し、PEP法を用いてバターニングする。さらに、エッチングにより露出させたn型Ga_{0.4}N_{0.6}層2の上にTi層5aとAu層5bを蒸着し、リフトオフによりバター

ニングして、800℃で20秒間程度のフラッシュアニールを施すことにより、n型電極5を形成する。

【0041】次に、図3（d）に表したように、p側電極13を形成する。具体的には、p型Ga_{0.4}N_{0.6}層4の表面のSiO₂膜7をPEP法によりバターニングして部分的に除去する。そして、凹凸加工されたp型Ga_{0.4}N_{0.6}層4の上に、透明金属電極として真空蒸着法により厚さ5nmのNi（ニッケル）層13aを堆積し、さらに、スパッタ法によりITO（indium tin oxide）透明電極13bを形成する。なお、Ni（ニッケル）層13aの代わりに、Pt（白金）層を用いても良い。このように、ITO層13bの下にNiやPtなどの金属層13aを設けるとITO層の付着強度を改善し、さらに接触抵抗も低下させることができる。

【0042】さらに、金（Au）などを堆積しPEP法によってバターニングすることによって、ITO透明電極13と接続されたボンディング・パッド6を形成する。

【0043】ここで、p型Ga_{0.4}N_{0.6}層4の表面に残されたSiO₂膜7は、ボンディング・パッド6の下部での発光を防いで、発光効率を改善する役割を有する。なお、n型Ga_{0.4}N_{0.6}層2を部分的に露出させた後に形成したSiO₂膜7は、図3（c）及び（d）に表したように、発光層3の側面が露出しているメサ側面にも形成されており、また、n側電極部分と透明電極とp側電極の重なり部分を除くp側電極の周囲にも形成されている。

【0044】図4は、このようにして得られた半導体発光素子の特性を表すグラフ図である。すなわち、同図（a）は電流－電圧特性、同図（b）は電流－光パワー特性をそれぞれ表す。また、これらの特性図においては、図10に表した従来の半導体発光素子の特性も併せて示した。

【0045】図4（a）の電流－電圧特性をみると、従来の素子の場合には、3ボルトにおいて動作電流は約1ミリアンペアであり、電圧を増加に伴う電流の立ち上がりは緩慢である。これに対して、本発明の素子の場合には、3ボルトにおいて5ミリアンペアが得られ、電圧の増加に伴って電流は急激に立ち上がっている。本発明の素子は、電流値が3.2ミリアンペアの時の電圧が約3.2ボルトと低く、従来の素子と比較して動作電圧を10%以上低下することができた。

【0046】一方、図4（b）の発光特性をみると、本発明の素子は、従来と比べて光出力が倍増していることが分かる。例えば、動作電流20ミリアンペアにおける光出力をみると、従来の素子では0.45ミリワットであるのに対して、本発明の素子では0.95ミリワットが得られている。このように、本発明によれば、光取り出し面に凹凸を設けることによって光の取り出し効率が向上し、従来の2倍以上の光出力が得られた。

【0047】また、本発明の発光素子の発光波長は、約

450ナノメートルであった。さらに、本発明の素子においては、p型Ga_{0.4}N_{0.6}層4の表面のモフォロジは良好であり、比較的厚く成長したにもかかわらず、「面荒れ」が生ずることもなかった。さらに、p型Ga_{0.4}N_{0.6}層4の表面に形成した透光性電極層13の付着強度も良好であり、剥離が生ずることもなかった。

【0048】以上詳述したように、本発明によれば、p側のオーミック接触が良好で、光の取り出し効率も高く、信頼性も良好な半導体発光素子を提供することができることが分かった。

【0049】次に、本発明の変形例について説明する。

【0050】図5は、本発明の第1の変形例を表す概念斜視図である。同図においては、図1乃至図3に関して前述した部分と同一の部分には、同一の符号を付して詳細な説明は省略する。本変形例においては、p型Ga_{0.4}N_{0.6}層4の表面に、半円柱形状でなく、半球状の凸状部10が形成されている。このようにしても、光の取り出し効率すなわち、外部量子効率を改善することができる。

【0051】また、本変形例の凹凸形状は、図2に関して前述したプロセスと概略同様にして形成することができる。すなわち、p型Ga_{0.4}N_{0.6}層4の上にレジストを円形のパターンに形成し、加熱軟化させてレンズ形状とした後にエッチングすることにより図5に表したような半球状の凸状部10を形成することができる。

【0052】本変形例においても、図1に関して前述したものと同様に、活性層3から放出された光を外部に取り出すことのできる確率、すなわち外部量子効率を大幅に改善することができる。

【0053】さらに、本変形例によれば、それぞれの半球状レンズの凸部の下から放出される光をそれぞれの半球状レンズにより集光して外部に放出することができる。

【0054】次に、本発明の第2の変形例について説明する。

【0055】図6は、本発明の第2の変形例を表す概念斜視図である。同図においても、図1乃至図3に関して前述した部分と同一の部分には、同一の符号を付して詳細な説明は省略する。本変形例においては、p型Ga_{0.4}N_{0.6}層4の表面に、球状でなく、複数のメサストライプ状の凸状部11が形成されている。このようにしても、光の取り出し効率すなわち、外部量子効率を改善することができる。

【0056】また、本変形例の凹凸形状も、図2に関して前述したプロセスと概略同様にして形成することができる。すなわち、図2(b)に表したように、p型Ga_{0.4}N_{0.6}層4の上にレジストをストライプ状に形成し、加熱軟化させずにエッチングすることにより図6に表したような形状の凹凸を形成することができる。

【0057】本変形例においても、図1に関して前述したものと同様に、活性層3から放出された光を外部に取

り出すことのできる確率、すなわち外部量子効率を大幅に改善することができる。

【0058】さらに、本変形例によれば、図2(c)に関して前述したようなレジストパターンの軟化工程が不要であり、製造が容易であるという利点も有する。

【0059】次に、本発明の第3の変形例について説明する。

【0060】図7は、本発明の第3の変形例を表す概念斜視図である。同図においても、図1乃至図3に関して前述した部分と同一の部分には、同一の符号を付して詳細な説明は省略する。本変形例においては、p型Ga_{0.4}N_{0.6}層4の表面に、単一の半球レンズ状の凸状部12が形成されている。このようにしても、光の取り出し効率すなわち、外部量子効率を改善することができる。

【0061】本変形例の凹凸形状も、図2に関して前述したプロセスと概略同様にして形成することができる。すなわち、p型Ga_{0.4}N_{0.6}層4の上にレジストを円形のパターンで厚く形成し、加熱軟化させることによって単一の半球状の形状に成形し、エッチングすることにより図7に表したようなレンズ形状を形成することができる。

【0062】本変形例においても、図1に関して前述したものと同様に、活性層3から放出された光を外部に取り出すことのできる確率、すなわち外部量子効率を大幅に改善することができる。

【0063】さらに、本変形例によれば、p型Ga_{0.4}N_{0.6}層4の表面の凸部を単一のレンズ状としたことにより、高い集光効果が得られ、ファイバなどへの結合効率を改善することができる。

【0064】次に、本発明の第4の変形例について説明する。

【0065】図8は、本発明の第4の変形例を表す概念斜視図である。同図においても、図1乃至図3に関して前述した部分と同一の部分には、同一の符号を付して詳細な説明は省略する。本変形例においては、p型Ga_{0.4}N_{0.6}層4の表面は平面であり、その上に堆積されたp側透明電極13の表面が凹凸状に加工されている。このようにしても、光の取り出し効率を改善することができる。

【0066】すなわち、透明電極13として多用されるITOの屈折率は、約2.0であり、p型Ga_{0.4}N_{0.6}層4の屈折率2.67に対して近い。従って、p型Ga_{0.4}N_{0.6}層4と透明電極13の間では、全反射は殆ど生ずることがなく、光は通り抜けることができる。そして、透明電極13に入射した光は、図1に関して前述した場合と同様にその凹凸面において臨界角よりも小さい法線角度で入射する確率が高くなり、その結果として、光の取り出し効率を改善することができる。

【0067】さらに、本実施形態によれば、p型Ga_{0.4}N_{0.6}層4の表面を加工する必要がないため、加工に伴って生じる損傷を解消することができる。例えば、p型Ga_{0.4}N_{0.6}層4の表面を凹凸状に加工するために過度のプラズマ

や荷電粒子に曝すと、p型Ga_{0.9}N_{0.1}層4の表面が変質し、p側電極とのオーミック接触が劣化するなどの問題が生ずることもある。これに対して、本実施形態によれば、p型Ga_{0.9}N_{0.1}層4の表面を加工する必要がないので、オーミック接触を維持することが容易となる。

【0068】また、本変形例においては、p型Ga_{0.9}N_{0.1}層4の表面に凹凸を形成する必要がないので、p型Ga_{0.9}N_{0.1}層4をそれ程厚く成長する必要がない。

【0069】透明電極13の表面に設ける凹凸のパターンは、図示したものには限定されず、図1～図3に例示したようなパターンも同様に用いることができる。また、そのパターン寸法は、活性層3から放出される光の波長よりも大きくすることが望ましい。すなわち、図示した例においては、凹凸のストライプの幅や高さを500ナノメートル程度よりも大きくすることが望ましい。

【0070】一方で、ITOなどの透明電極は、数ミクロン程度まで厚く堆積することが困難であるので、凹凸のストライプの幅や高さを1ミクロン以下に形成する必要が生ずる場合もある。このような微細なパターンを形成する方法としては、例えば、「干渉露光法」がある。これは、光半導体素子の回折格子（グレーティング）を形成する際に用いられる方法であり、波長が異なる2つのレーザ光を合波し、ハーフミラーを介して2光束に分割し、それぞれの光束を対称に位置にある全反射ミラーでそれぞれ反射させて対象物に入射させることによって「干渉縞」を生じさせる方法である。このようにして得られた干渉縞により、レジストを露光することにより、微細なストライプ状パターンを形成することができる。

【0071】レーザ光としては、例えば、He-Cdレーザ（波長：325ナノメートル）とArレーザ（波長：351ナノメートル）を用いることができる。

【0072】また、このような微細パターンを形成する方法として、「電子ビーム露光法」も挙げることができる。これは、電子線に対して感光性を有する材料をマスクとして用い、電子ビームを走査することにより、所定のパターンを形成する方法である。

【0073】次に、本発明の第5の変形例について説明する。

【0074】図9は、本発明の第5の変形例を表す概念斜視図である。同図においても、図1乃至図3に関して前述した部分と同一の部分には、同一の符号を付して詳細な説明は省略する。本変形例においても、p型Ga_{0.9}N_{0.1}層4の表面は平面であり、その上には、p側透明電極13が堆積され、さらにその上に透光性を有する光取り出し層20が設けられている。そして、光取り出し層20の表面が凹凸状に加工されている。このようにしても、光の取り出し効率を改善することができる。また、本変形例においても、p型Ga_{0.9}N_{0.1}層4の表面に凹凸を形成する必要がないので、加工に伴う損傷を防ぎ、p型Ga_{0.9}N_{0.1}層4をそれ程厚く成長する必要もない。なお、本変形例

の場合には、透光性電極層13とボンディング電極6とを接続させて導通を確保する。

【0075】透光性電極層13や光取り出し層20の材料としては、活性層3から放出される光に対して透光性を有し、且つp型Ga_{0.9}N_{0.1}層4と近い屈折率を有することが望ましい。つまり、これらの層の屈折率がp型Ga_{0.9}N_{0.1}層4と近ければ、層間での光の全反射を低減し、光の取り出し効率を高くすることができる。また、光取り出し層20の材料として、導電性を有するものを用いれば、電流を流すことができる点でさらに良い。

【0076】透光性電極層13の材料としては、例えば、ITOを挙げることができる。また、光取り出し層20の材料としては、例えば、Ga_{0.9}N_{0.1}と屈折率が近い樹脂などの有機材料や、無機材料を用いることができる。樹脂材料を用いる場合には、厚く形成することができるので、大きな凹凸も容易に形成することができ、凹凸の形状や大きさを任意に選択することが可能となる。樹脂材料としては、具体的には例えば、ポリカーボネイトを挙げることができる。すなわち、ポリカーボネイトの屈折率は約1.6程度で、Ga_{0.9}N_{0.1}と比較的近い屈折率を有する。

【0077】また、光取り出し層20の材料としては、窒化シリコン（Si₃N₄）を挙げることができる。すなわち、窒化シリコンの屈折率は、約2.0であり、Ga_{0.9}N_{0.1}の屈折率と近いために、活性層3から放出された光が層間において全反射されることを防止することができる。また、その他にも、例えば、In₂O₃（屈折率は約2.0）、Nd₂O₃（屈折率は約2.0）、Sb₂O₃（屈折率は約2.04）、ZrO₂（屈折率は約2.1）、CeO₂（屈折率は約2.2）、TiO₂（屈折率は約2.2～2.7）、ZnS（屈折率は約2.35）、Bi₂O₃（屈折率は約2.45）などを用いても同様に良好な結果を得ることができる。さらに、光取り出し層20の材料としては、導電性を有する金属酸化物を用いても良い。

【0078】以上、具体例を参照しつつ本発明の実施の形態について説明した。しかし、本発明は、これらの具体例に限定されるものではない。例えば、Ga_{0.9}N_{0.1}層の表面に設ける凹凸形状は、種々の形状が考えられ、規則的あるいは不規則的な凹凸形状であっても同様の作用効果を得ることができる。

【0079】また、発光素子の構造は、当業者が適宜変更して同様に実施することができる。すなわち、必要に応じて、素子の積層構造や材料の組成を最適化することができ、例えば、活性層を多重量子井戸型の構造としたり、活性層の上下にクラッド層を設けたりしても良い。

【0080】また、基板として用いるものはサファイアに限定されず、その他にも、例えば、スピネル、MgO、ScAlMgO₄、LaSrGaO₄、(LaSr)(AlTa)O₃などの絶縁性基板や、SiC、Si、

10

20

30

40

50

GaAs、GaNなどの導電性基板も同様に用いてそれぞれの効果を得ることができる。ここで、ScAlMgO₃基板の場合には、(0001)面、(LaSr)(AlTa)O₃基板の場合には(111)面を用いることが望ましい。特に、GaNについては、例えば、サファイア基板の上にハイドライド気相成長法などにより厚く成長したGaN層をサファイア基板から剥離してGaN基板として用いることができる。

【0081】また、GaNのような導電性の基板を用いた場合には、発光素子のn側電極を基板の裏面側に設けることもできる。

【0082】

【発明の効果】本発明は、以上説明したような形態で実施され、以下に説明する効果を奏する。

【0083】まず、本発明によれば、半導体発光素子において、光の取り出し面を凹凸状に加工することにより、活性層から放出された光の取り出し効率すなわち、外部量子効率を大幅に改善することができる。

【0084】また、本発明によれば、p型GaN層の表面付近にマグネシウム(Mg)などのp型ドーパントを高い濃度で含有させることにより、p側電極とのオーミック接触を確保し、素子の動作電圧を低減させて、発熱を抑制し、信頼性も改善することができる。

【0085】さらに、本発明によれば、マグネシウムなどのp型ドーパントを導入した後にその金属層をp型GaN層の表面から除去することによって、p側電極の剥離を解消することができる。つまり、電極の剥離に伴う特性の劣化を解消し、発光素子の信頼性を向上させることができる。同時に、これらの金属層を除去することによって、光取り出し面の透明性を確保し、発光強度を改善することもできる。

【0086】また、本発明によれば、マグネシウムなどの金属層を設けてp型ドーパントを拡散により高濃度にドーピングすることによって、p型GaN層4の「面荒れ」を回避することもできる。すなわち、p型GaN層の表面に凹凸を設けるためには、GaN層をある程度厚く形成する必要があるが、p型ドーパントを高い濃度でドーピングしてGaN層を厚く成長すると「面荒れ」が発生するという問題がある。これに対して、本発明によれば、成長後にマグネシウムを導入するので、p型GaN層の成長に際しては、ドーピング濃度をさほど高くする必要がない。従って、「面荒れ」を招くことなく、GaN層4を厚く成長することが可能となる。

【0087】以上詳述したように、本発明によれば、外部量子効率が高く、動作電圧が低く、且つ信頼性も改善された半導体発光素子を提供することが可能となり産業上のメリットは多大である。

【図面の簡単な説明】

【図1】本発明の半導体発光素子を表す概念斜視図である。

【図2】本発明の発光素子の要部製造方法を表す概略工程断面図である。

【図3】本発明の発光素子の要部製造方法を表す概略工程断面図である。

【図4】本発明の半導体発光素子の特性を表すグラフ図である。すなわち、同図(a)は電流-電圧特性、同図(b)は電流-光パワー特性をそれぞれ表す。

【図5】本発明の第1の変形例を表す概念斜視図である。

【図6】本発明の第2の変形例を表す概念斜視図である。

【図7】本発明の第3の変形例を表す概念斜視図である。

【図8】本発明の第4の変形例を表す概念斜視図である。

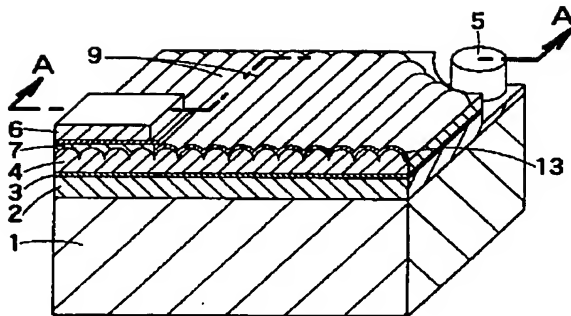
【図9】本発明の第5の変形例を表す概念斜視図である。

【図10】従来の窒化物系半導体LEDの断面構造を表す概念図である。

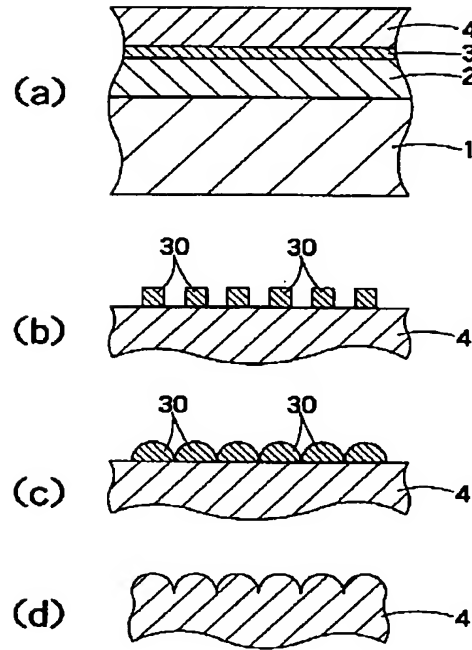
【符号の説明】

- | | |
|--------|------------|
| 1、101 | サファイア基板 |
| 2、102 | n型GaN層 |
| 3、103 | lnGaN発光層 |
| 4、104 | p型GaN層 |
| 5、105 | n側電極 |
| 6、106 | ボンディング・パッド |
| 7、107 | 電流阻止層 |
| 9 | シリンドリカルレンズ |
| 10 | 半球レンズ |
| 11 | メサストラ이프 |
| 12 | 半球レンズ |
| 13、113 | p側透光性電極 |
| 20 | 光取り出し層 |
| 40 | マグネシウム層 |
| 42 | 金層 |

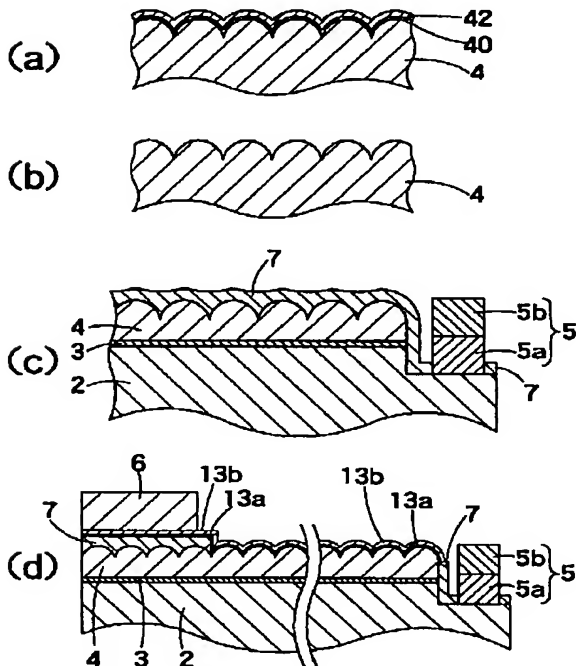
【図1】



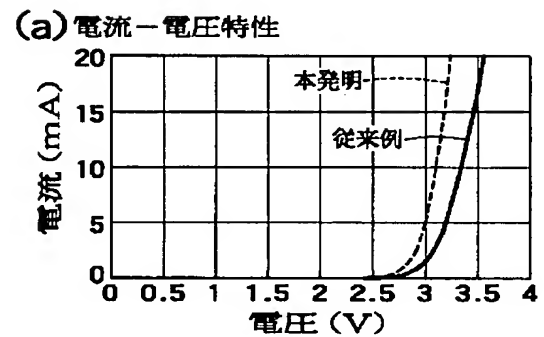
【図2】



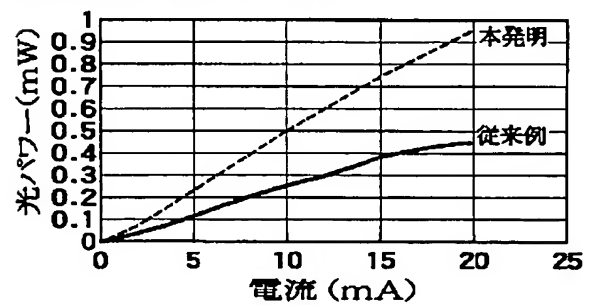
【図3】



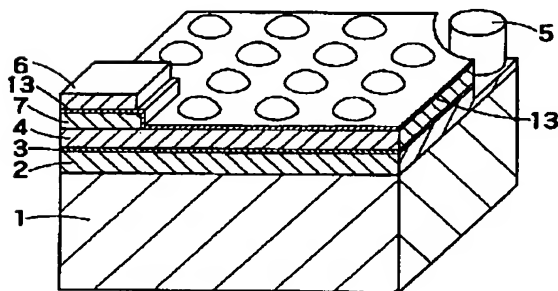
【図4】



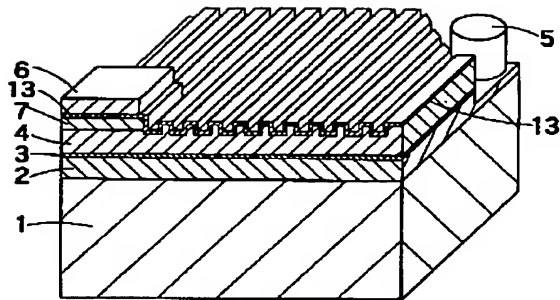
(b) 電流-光パワー特性



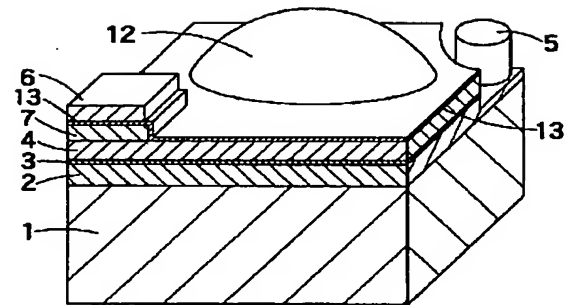
【図5】



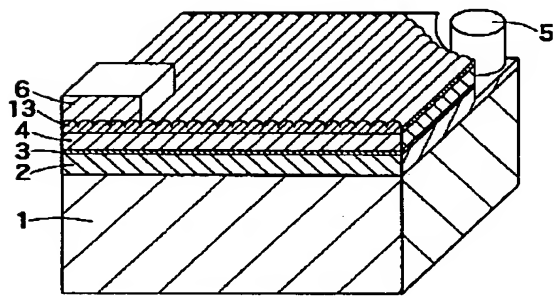
【図6】



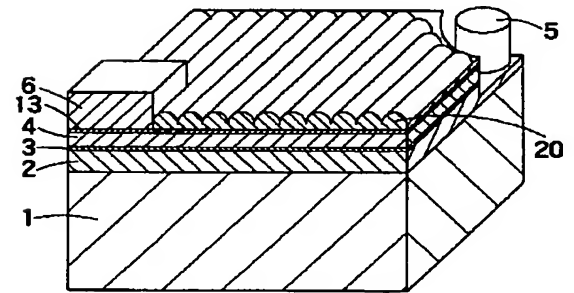
【図7】



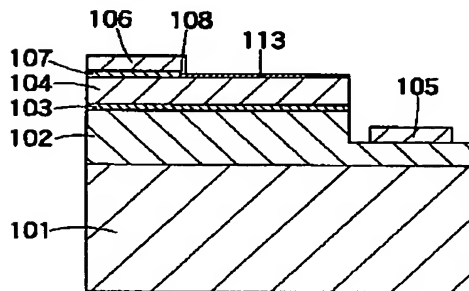
【図8】



【図9】



【図10】



フロントページの続き

(72)発明者 野 崎 千 晴
神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

Fターム(参考) 5F041 AA03 CA34 CA40 CA49 CA57
CA65 CA72 CA74 CA83 CA88
CA93 CA98